

CODING SYSTEM AND CODER

Publication number: JP9037261

Publication date: 1997-02-07

Inventor: HIRABAYASHI KOJI; KAJIWARA HIROSHI; YOSHIDA TADASHI

Applicant: CANON KK

Classification:

- international: H04N7/32; H03M7/36; H04N1/41; H04N7/32;
H03M7/36; H04N1/41; (IPC1-7): H04N7/32; H03M7/36;
H04N1/41

- European:

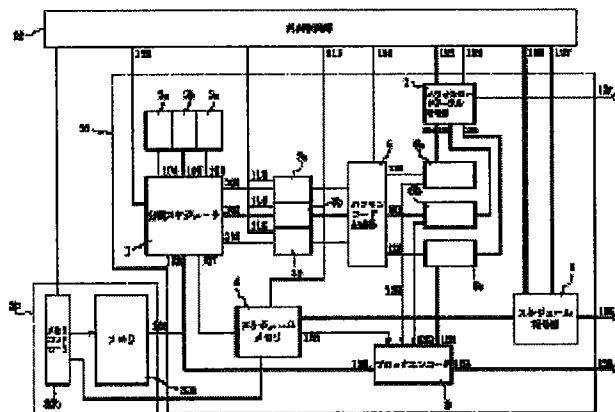
Application number: JP19950178692 19950714

Priority number(s): JP19950178692 19950714

Report a data error here

Abstract of JP9037261

PROBLEM TO BE SOLVED: To attain block coding with a high efficiency as a whole by estimating a generated code quantity including an overhead in the coder capable of in-block division. **SOLUTION:** The coder is made up of a coding section 10 applying block coding to image data, an external control section 20 controlling an entire operating timing, and a memory section 30 providing sequential output of 16x 16 picture element blocks in the order of raster scanning. Then the coding section 10 is provided with a division scheduler 1. prediction tables 2a-2c for predicting a generated code quantity for each block size, statistic memories 3a-3c, and a schedule memory 4 or the like. Then the generated code quantity when a block is coded as a coding object is compared with a total generated code quantity with header information representing division of the generated code quantity when plural sub blocks being divided blocks are coded as coding object and the coding object is set based on the comparison result.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-37261

(43)公開日 平成9年(1997)2月7日

| (51)Int.Cl. ⁶ | 識別記号 | 片内整理番号 | F I | 技術表示箇所 |
|--------------------------|------|---------|---------------|--------|
| H 0 4 N 7/32 | | | H 0 4 N 7/137 | Z |
| H 0 3 M 7/36 | | 9382-5K | H 0 3 M 7/36 | |
| H 0 4 N 1/41 | | | H 0 4 N 1/41 | B |

審査請求 未請求 請求項の数3 O L (全 8 頁)

(21)出願番号 特願平7-178692

(22)出願日 平成7年(1995)7月14日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 平林 康二

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72)発明者 梶原 浩

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72)発明者 吉田 正

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

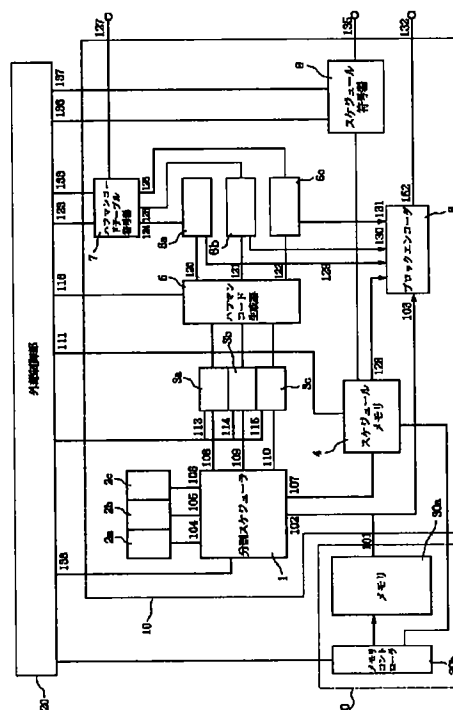
(74)代理人 弁理士 丸島 儀一

(54)【発明の名称】 符号化方式及び装置

(57)【要約】

【課題】 本発明は、高能率符号化を実現する符号化方式及び装置を提供することを目的とする。

【解決手段】 ブロックを符号化対象として符号化した際の発生符号量と、上記ブロックを分割した複数のサブブロックを各々符号化対象として符号化した際の発生符号量に分割したことを示すヘッダ情報を付加した総発生符号量とを比較し、この比較結果に基づいて符号化対象を設定する符号化方式。



【特許請求の範囲】

【請求項1】 画像データをブロック化して符号化する符号化方式であって、

ブロックを符号化対象として符号化した際の発生符号量と、上記ブロックを分割した複数のサブブロックを各々符号化対象として符号化した際の発生符号量に分割したことを示すヘッダ情報を付加した総発生符号量とを比較し、この比較結果に基づいて符号化対象を設定することを特徴とする符号化方式。

【請求項2】 ブロックを符号化対象として符号化した際の発生符号量と、上記ブロックを分割した複数のサブブロックを各々符号化対象として符号化した際の発生符号量に分割したことを示すヘッダ情報を付加した総発生符号量とを比較する比較手段と、この比較結果に基づいて分割スケジュールを設定する手段と、

設定された分割スケジュールに基づいて各ブロック又はサブブロック毎に符号化を行なう符号化手段とを備えた符号化装置。

【請求項3】 符号化対象となる画像データを複数回スキャンしてブロック単位の符号化を行なう符号化方式であって、

符号化に先立つスキャン時に、符号化の際の上記ブロックのサイズを設定することを特徴とする符号化方式。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、画像データをブロック符号化するための符号化方式及び符号化装置に関する。

【0002】

【従来の技術】 従来から、符号化対象となる画像データを種々のサイズのブロックに分割し、得られた各ブロック毎に符号化を行なう符号化方式が提案されている。

【0003】 このような符号化方式においては、一般的にブロックサイズが大きいほどブロック内の各画素値の分散が大きくなるが、ブロック内の画像が平坦部や単調勾配部である等、冗長性が大きい場合には画素の分散の増大があまりない。

【0004】 そのため、そのような場合には大きなブロックサイズを用いた方がより高効率な圧縮を行なうことができる。

【0005】 これに対して、ブロック内の画像が複雑な構造を有する場合には、より小さなブロックサイズを用いることが好ましい。

【0006】 よって、理想的には画像内の冗長度の高い部分ではなるべく大きなブロックサイズを用い、複雑な部分では小さなブロックサイズを用いることが好ましい。

【0007】 また、様々なブロックに生成方法として、ブロックの内部を内分してサブブロックを生成し、さら

にサブブロックを内分して新たな符号化単位とする方法も考えられる。

【0008】

【発明が解決しようとしている課題】とところで、上述の方法ではサブブロックに分割されたことによる各サブブロック内のデータ値の分散の減少により高効率な圧縮を実現できる。

【0009】 しかしながら、上述のように様々なブロックサイズを用いて符号化を行なう場合には、ブロックサイズに関する情報をオーバーヘッドとして付加する必要が生ずる。

【0010】 そのため、画像データそのものは高効率圧縮したにもかかわらず、付加されたオーバーヘッドによって圧縮効率が悪くなってしまうという問題が生ずる。

【0011】 本発明は、このような問題を解決して全体として高効率な圧縮を実現することができる符号化方式及び装置を提供することを目的とする。

【0012】

【課題を解決するための手段】 本発明は、上記目的を達成するために「クレーム」を提供するものである。

【0013】

【発明の実施の形態】 以下、本発明の好適な実施例を説明する。

【0014】 図1は本発明の第1の実施例である符号化装置を示す図であり、この符号化装置は画像データをブロック符号化する符号化部10と全体の動作タイミングを制御する外部制御部20及びラスタスキャン順に16×16画素ブロックを順次出力するメモリ部30から概略構成されている。

【0015】 なお、本実施例における原画像は8ビット階調の輝度データとする。

【0016】 上記符号化部10は、分割スケジュール1、各ブロックサイズ毎の発生符号量を予測するための予測テーブル2a、2b、2c、統計用メモリ3a、3b、3c、スケジュールメモリ4、ハフマンコード生成器5、メモリ6a、6b、6c、ハフマンコードテーブル生成器7、ブロック符号器8及びスケジュール符号器9から構成されている。

【0017】 また、上記メモリ部30は、メモリ本体30aとメモリコントローラ30bとから構成されており、このようなメモリ部30及び上記符号化部10は上記外部制御部20にて動作制御される。

【0018】 以下、本実施例における符号化装置の全体の概略動作を説明する。

【0019】 先ず、本符号化装置による符号化装置は画像の符号化に際して2度の画像スキャン、即ち上記メモリ部30からの2度の読み出しを行なう。

【0020】 すなわち、1度目のスキャンにより各ブロックに対する図2に示すような分割スケジュールを決定するとともに、各ブロックサイズ毎の各DPCM予測誤

差の発生頻度に関する統計をとって2度目のスキヤンの前にこの統計結果に従ってハフマンコードテーブルを生成する。

【0021】続く2度目のスキヤン時には1度目のスキヤンで決定された分割スケジュールに従ってブロックを分割するとともに、DPCMによって得られた予測誤差を上記ハフマンコードテーブルを用いて符号化を行なう。

【0022】次に、このような動作を図3に示すフローチャートを用いてより詳細に説明する。

【0023】先ず、1回目のスキヤン時の動作について説明する。

【0024】上記外部制御部20より、制御信号線112及び支線113、114、115を介してカウントクリア信号が上記各統計用メモリ3a~3cに各々入力される(S1)。

【0025】これらメモリ3a~3cは各々同様な構成を有する頻度カウンタであり、-255から255のレンジで発生するDPCM予測誤差の発生頻度を16×16画素ブロックと8×8画素ブロックと4×4画素ブロックとの各ブロックサイズ毎に別統計で計数する。

【0026】次に、信号線101、102を介して16×16画素のデータが上記メモリ部30から分割スケジューラ1に入力されると同時に、外部制御部20より信号線138を介して動作開始が通知され、これと同時にブロック位置(ブロックアドレスデータ)が外部制御部20より信号線111を介して上記スケジューラメモリ4に伝えられる(S2)。

【0027】上記スケジューラ1は、先ず16×16画素ブロックにDPCMを施し、各予測誤差分が何ビットに相当するかを上記予測テーブル2aを参照して求める(S3)。

【0028】なお、予測テーブル2a、2b、2cは、16×16画素ブロック、8×8画素のサブブロック及び4×4画素のサブブロック毎の発生符号量を予測するためのテーブルである。

【0029】こうして、予測テーブル2aを用いて得られた16×16画素ブロックに対する予測符号量をDとして保持する。

【0030】次に、16×16画素ブロックを4つの8×8画素サブブロックに分割し、各々に対してテーブル2bを用いて発生符号量の予測を行ない、得られた各値を d_1 、 d_2 、 d_3 、 d_4 とする(S4)。

【0031】更に、8×8画素サブブロックを内分して得られた16×16画素ブロック内の16この4×4画素サブブロックに対して予測テーブル2cを参照して発生符号量の予測を行なう(S5)。

【0032】なお、空間的に d_1 と同じ位置を占める4つのブロックから発生する符号量を $\delta_{i1} \sim \delta_{i4}$ とすると、この時のブロックの分割方法もしくは発生符号量は下式

にて表現される。

【0033】 $\min \{D, \sum_i \mid \min [d_i, (1 + \sum_j \delta_{ij})]\} = \text{最小符号量}$

【0034】次に、各ブロックサイズでの発生符号量に分割したことを示す1ビットを付加した符号量と、分割されなかった場合の符号量との比較を行なう。

【0035】すなわち、8×8画素サブブロック内の4つの4×4画素サブブロックからの予測発生符号量の総和に分割したことを示す1ビットを加えた符号量と、8×8画素サブブロックの符号量とを比較し(S6)、この結果から小さい方を選択する。

【0036】さらに4つの8×8画素サブブロックと、それら各サブブロックに各々対応する4つの4×4画素サブブロックとの間で比較を行ない(S7)、小さい方を選んだ和と、16×16画素ブロックの時の符号量を比較する。

【0037】この比較の結果、16×16画素ブロックが選ばれたときには、スケジュールメモリ4のスタック領域における対応ブロックのアドレスに“φ”を信号線107を介してスタックAに格納し(S8)、そうでないときには“1”を107を介してスタックBに格納する(S9)。

【0038】一方、16×16画素ブロックが選ばれなかったときは、更に4つの8×8画素サブブロックのサイズの領域に対して、8×8画素サブブロックがそのまま用いられたか、4×4画素サブブロックが用いられたかを示す符号を出力し、この符号としては8×8画素サブブロックを用いた場合には“φ”をスタックCに格納し(S10)、4×4画素サブブロックを用いた場合には“1”をスタックDに格納する(S11)。

【0039】なお、上記各スタックA、B、C、Dは、上記スケジュールメモリ4内のブロックアドレス記憶領域とは別に設定されたスタック領域である。

【0040】また、選ばれたブロックは、再度各々のブロック内でDPCMを行ない(S12)、発生誤差の統計を信号線108、109、110を介してブロックサイズ毎に上記統計用メモリ3a~3cに記憶する(S13)。

【0041】一画面分のスケジューリングと統計が終了すると、外部制御部20より信号線138を介してスケジューラ1に動作終了が通知されるとともに(S14)、ハフマンコード生成器5に対して制御信号線116よりコード生成開始が伝えられる(S15)。

【0042】ハフマンコード生成器5は、信号線117、118、119を介して統計メモリ3a~3cを参照し、各々の統計に従ったハフマンコードを生成し、これを120~122を介してハフマンコードメモリ6a~6cに書き込む(S16)。

【0043】こうして1回目の画像スキヤン時の処理は終了し、上記スケジュールメモリ4には一枚の画像デー

タに対する分割スケジュールデータが格納され、ハフマンコードメモリ6a~6cには最適なハフマンコードが格納される。

【0044】なお、上記分割スケジュールデータは、各ブロックの位置を示すブロックアドレスデータと、上記スタック領域に格納された分割情報を含む。

【0045】次に、第2回目のスキャンに先立ち、先に生成されて各々メモリ6a~6c及び4に各々記録されているハフマンコードと分割スケジュールデータの符号の伝送が行なわれる。

【0046】テーブルデータ符号器7は、123より送られる外部制御部20による符号化開始通知に従い(S17)信号線124、125、126を介してメモリ6a~6cのハフマンテーブルデータを符号化し、得られた符号化データを出力端子127より出力する(S18)。

【0047】テーブルデータ符号器7は、全てのハフマンテーブルデータを符号化し終ると終了信号を133より外部制御部20に戻す(S19)。

【0048】これを受けて外部制御部20は信号線136よりスケジュール符号器9に対して符号化開始を通知し(S20)、スケジュール符号器9は134よりスケジュールメモリ4内の上記分割スケジュールデータを符号化し、これらを出力端子135より出力する(S21)。

【0049】上記スケジュール符号器9は、これらの符号化が終了すると終了信号を137より外部制御部20に戻す(S22)。

【0050】ここで、上記ハフマン符号生成器5は外部制御部20に終了信号を戻さないのに対して上記各符号器7、9は終了を通知するようになっている。

【0051】これは、ハフマン符号生成器5では扱うデータが一定量であるためにその終了タイミングが一定であるのに対して、各符号器7、9で扱うデータ量は可変長であり、その終了タイミングが個々に異なるためである。

【0052】次に、信号線137よりスケジュール符号化の終了通知を受けた外部制御部20は第2回目のスキャンを開始させる(S23)。

【0053】まず、ブロックエンコーダ8は信号線139より符号化開始の信号を受ける。

【0054】信号線101、103を介して16×16画素ブロックのブロックデータをメモリ部30より供給され(S24)、また、信号線111を介してスケジュールメモリ4にブロックアドレスが供給されることによって一意にアクセスされる該入力ブロックに対する分割スケジュールデータが信号線128より各々ブロックエンコーダ8に入力される(S25)。

【0055】ブロックエンコーダ8は、分割指示に従ってブロックを分割し、各々のブロックサイズに応じて信号線129、130、131を介して参照されるハフマン符号テーブル6a~6cの符号を用いて符号化を行ない、これを出力端子132より出力する(S26)。

【0056】このようにして画像データに対するブロック符号化が行なわれる。

【0057】また、上記各出力端子127、135、132より各々出力される各符号データは図示しない後段の多重化器によりひとつのビットストリームにされる。

【0058】なお、上述の実施例においては、各スキャンを上記メモリ30からのデータの読み出しとしたが、例えばスキャナ等による画像読み取りとしてもよい。

【0059】また、上述のブロックサイズに関しても本実施例に限られるものではなく、画像に応じて最大ブロックサイズを更に大きなサイズを設定してもよい。

【0060】

【発明の効果】上述の説明から明らかなように、本発明によればブロック内分割することが可能な符号化器において、オーバーヘッドを含めての発生符号量の見積りを行なうことが可能となり、全体として高効率なブロック符号化を行なうことができる。

【図面の簡単な説明】

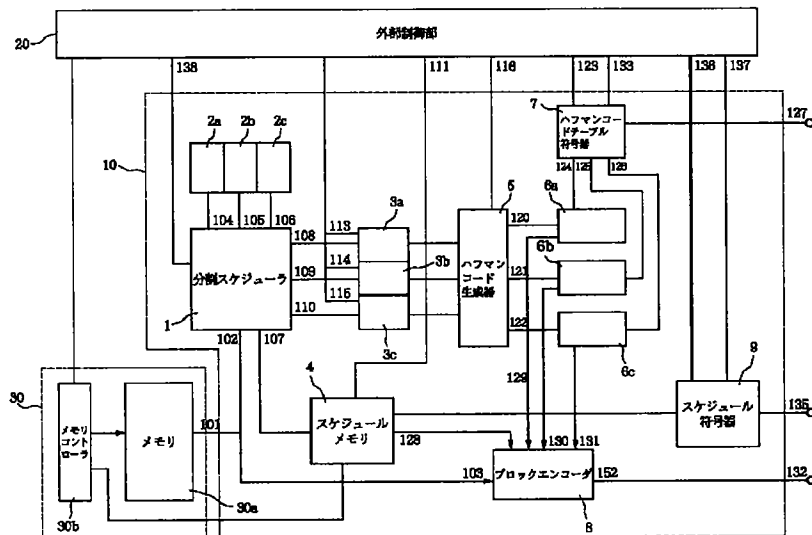
【図1】本発明の実施例の構成を示す図である。

【図2】本発明の分割スケジュールを示す図である。

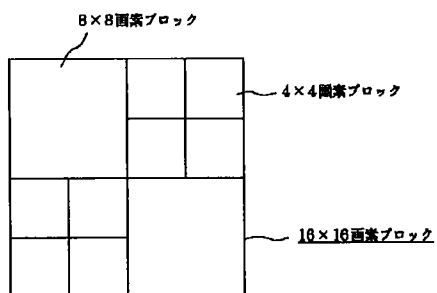
【図3】本発明の実施例の動作を示すフローチャートである。

【図4】本発明の実施例の動作を示すフローチャートである。

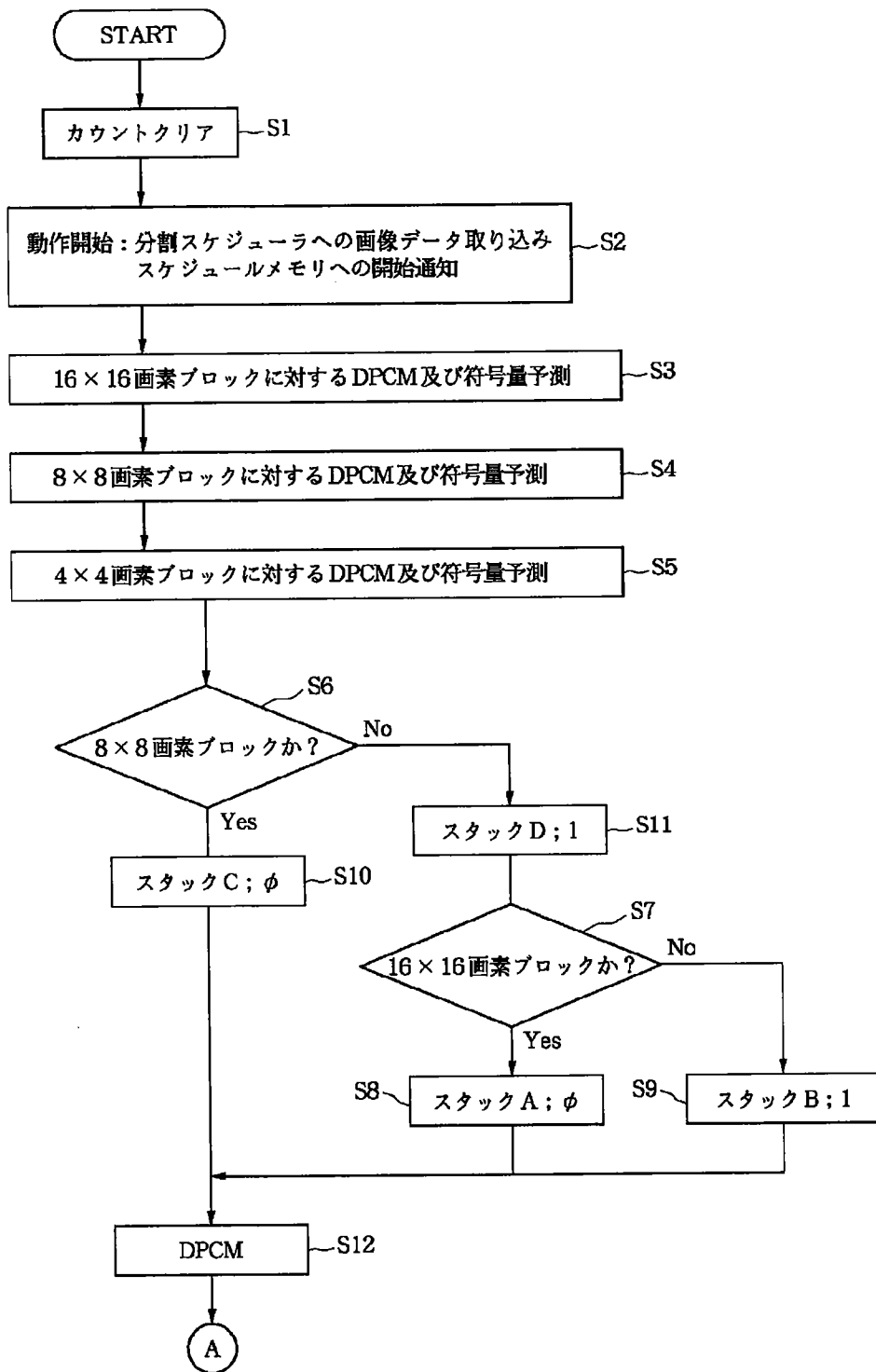
【図1】



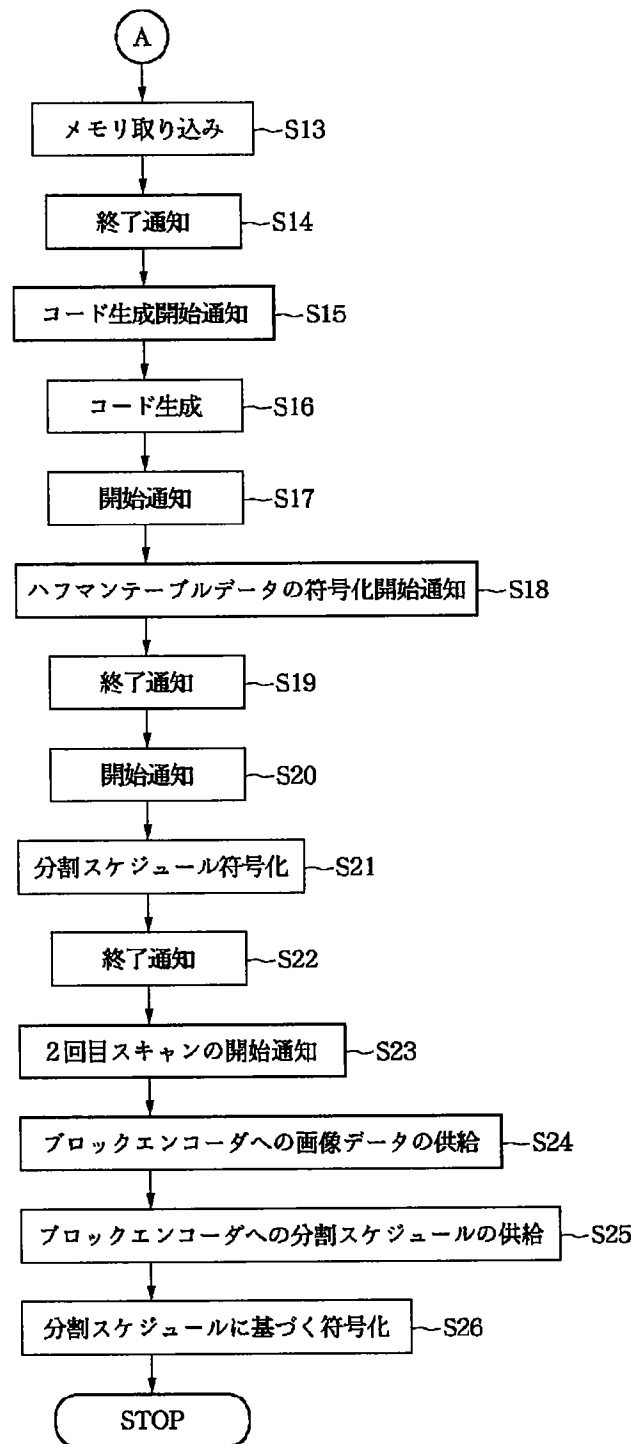
【図2】



【図3】



【図4】



【手続補正書】

【提出日】平成8年3月21日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正内容】

【0012】

【課題を解決するための手段】以上の課題を解決するた

め、本発明の請求項1に記載の符号化方式によれば、画像データをブロック化して符号化する符号化方式であって、ブロックを符号化対象として符号化した際の発生符号量と、上記ブロックを分割した複数のサブブロックを各々符号化対象として符号化した際の発生符号量に分割したことを示すヘッダ情報を付加した総発生符号量とを比較し、この比較結果に基づいて符号化対象を設定することを特徴とする。